

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-140851

(43) 公開日 平成6年(1994)5月20日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 F 3/60		8522-5 J		
H 0 1 F 17/00	Z	8123-5 E		
H 0 1 L 27/04	L	8427-4 M		
H 0 3 F 1/34		8522-5 J		
1/42		8124-5 J		

審査請求 未請求 請求項の数1(全 3 頁)

(21) 出願番号 特願平4-289709

(22) 出願日 平成4年(1992)10月28日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 中田 孝明

東京都港区芝五丁目7番1号日本電気株式会社内

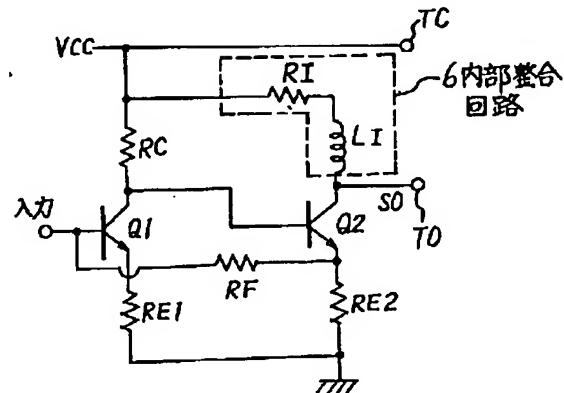
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 高周波増幅半導体集積回路

(57) 【要約】 (修正有)

【目的】 広帯域にわたり外部伝送線路とインピーダンス整合が可能な高周波増幅半導体集積回路を得る。

【構成】 パイポーラトランジスタQ1及びQ2と帰還抵抗RE1、RE2及びRFより構成された2段帰還型広帯域増幅器であり、点線に示すように出力端子TOと電源端子TC間に抵抗RI及びインダクタンスLIで構成される内部整合回路6を有している。



【特許請求の範囲】

【請求項1】 半導体チップの絶縁層上に形成されたポリシリコンの抵抗層およびスパイラル形の配線層により形成されたインダクタンスとが直列に接続され、電源端子及び出力端子間に挿入された内部整合回路を有することを特徴とする高周波増幅半導体集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は高周波増幅半導体集積回路に関し、帰還型のバイポーラトランジスタ高周波増幅器に関する。

【0002】

【従来の技術】 従来の高周波・高出力増幅では、半導体集積回路は高効率化のために例えば、図3に示すバイポーラトランジスタQ1及びQ2と帰還抵抗RE1、RE2及びRFより構成された2段帰還型広帯域増幅器の場合は、点線に示すように出力端子TOと電源端子TC間に外部インダクタンスLCの外部整合回路6aを接続している。

【0003】 この場合に外部インダクタンスLCは、この増幅器の負荷インピーダンスとして働くが、出力電力に対する抵抗損失が無いので電力効率がよく、高出力増幅器に非常に適している。

【0004】

【発明が解決しようとする課題】 しかしこの従来の高周波増幅半導体集積回路の高周波増幅器では、出力インピーダンスが100Ω〜1KΩと高く、通常の高周波で用いられる50Ω系の伝送線路へ接続された場合に、インピーダンスの不整合を起し、そのための出力電力の不整合損失が多く、また増幅器自体も高インピーダンスで発振し易いという問題があった。

【0005】

【課題を解決するための手段】 本発明の高周波増幅半導体集積回路は、半導体チップの絶縁層上に形成されたポリシリコンの抵抗およびスパイラル形の配線層により形成されたインダクタンスとが直列に接続され、電源端子及び出力端子間に挿入された内部整合回路を有して構成されている。

【0006】

【実施例】 次に本発明について図面を参照して説明する。図1は本発明の一実施例の等価回路図で、トランジスタQ1及びQ2により構成された2段帰還型高周波増幅半導体集積回路である。

【0007】 本実施例の回路は、図3に示した半導体高周波増幅器の出力端子TOとコレクタ電源端子間TCの外部整合回路6aをチップ上の内部の内部整合回路6に移し直列抵抗RIを挿入した点以外は同様である。

【0008】 内部整合回路6は50〜500Ωの直列抵抗RI及び1〜50nHのインダクタンスLIを有し、図2(a)の半導体チップ平面図及びそのAA線断面である。図2(b)に示す様に、通常の半導体集積回路の製法と同様に半導体基板1表面のシリコン酸化絶縁層2上に形成された50〜500Ω/□のポリシリコン抵抗層3と、絶縁層2を挟んでその両端のコンタクトホール4において接続されたアルミニウム層が、エッチングによりスパイラル状に加工された配線層5で形成され、その両端はチップ内部で電源端TCと出力端TOに配線接続されている。

【0009】 通常トランジスタQ2の出力インピーダンスは100〜500Ω程度を有するが、抵抗RI及びインダクタンスLIの内部整合回路により通常50Ωもしくは75Ωの外部伝送線路とのインピーダンス整合が行なわれる。

【0010】 またトランジスタQ2の出力インピーダンスは周波数特性を有し高周波側で低くなるが、インダクタンスLIの値を調整・選択して広帯域にわたってインピーダンス整合が可能となる。

【0011】

【発明の効果】 以上説明したように本発明は、高周波増幅器において、の半導体集積回路において、整合部をチップ内部に設けたので周波数の広帯域にわたり外部伝送線路とのインピーダンス整合を可能にする。

【図面の簡単な説明】

【図1】 本発明の一実施例の等価回路図である。

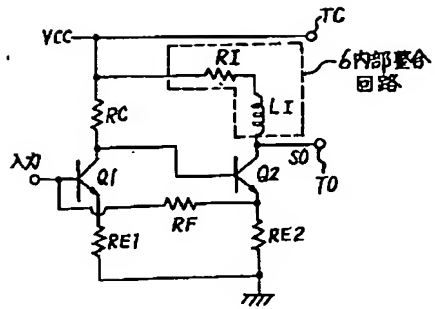
【図2】 (a), (b)は図1の回路のインダクタンス部に対応する半導体チップの平面図およびA-A線断面図である。

【図3】 従来の高周波増幅集積回路の一例の等価回路図である。

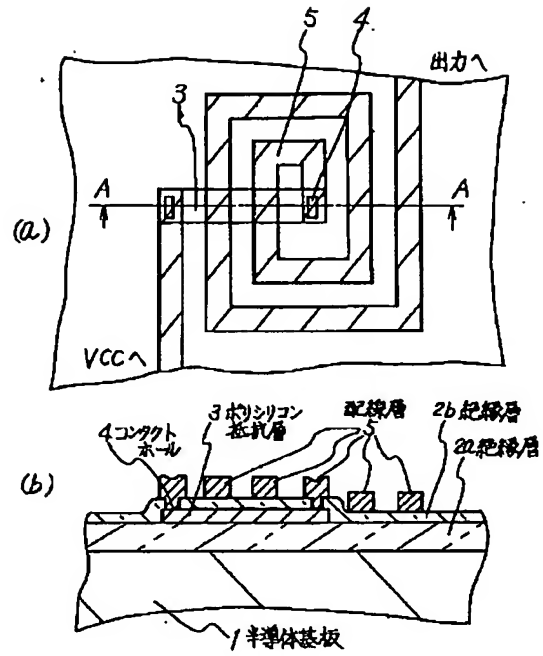
【符号の説明】

- 1 半導体基板
- 2a, 2b 絶縁層
- 3 ポリシリコン抵抗体
- 4 コンタクトホール
- 5 配線層

【図1】



【図2】



【図3】

